

**Leçon A2-2 : L'Unité Arithmétique et Logique (UAL)**

**Objectifs :**

- \*Résoudre un problème de logique combinatoire.
- \*Mettre en œuvre un circuit combinatoire.

**A. Mise en situation :**

**Système technique :** Serres agricoles. (Voir manuel de cours page 46)

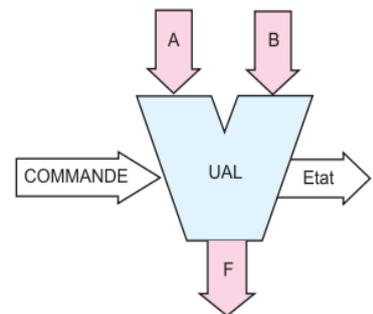
**B-Architecture d'une UAL :**

**B-1-Présentation :** Le rôle de l'unité arithmétique et logique est de réaliser les opérations.....et.....de base :

- \* Opérations logiques bit à bit : ....., ....., ....., OU-Exclusif, etc.
- \* Opérations arithmétiques : ....., ....., complémentations à 1 et à 2.
- \* Comparaisons
- \* Décalages et rotations.

L'unité arithmétique et logique comme le montre la figure ci-après, dispose de :

- \* Deux entrées **A** et **B** sur lesquelles on présente les données à traiter " Les opérandes ".
- \* Une sortie **F** donnant le résultat de l'opération effectuée
- \* Une entrée **Commande** permettant le choix de l'opération à effectuer.
- \* Une sortie **Etat** donnant l'état de l'UAL après exécution de l'opération.



**B-2 Constitution :**

L'UAL peut être décomposée en deux grands blocs fictifs :

- \* L'Unité Logique (**UL**), qui permet d'effectuer les opérations logiques **ET(AND)**, **OU(OR)**, **NON(NOT)**, **OU-exclusif**, etc... sur deux nombres de **n bits** placés en entrées. Ces opérations sont effectuées bit à bit.

**Exemple :** Opérations logiques sur deux nombres de 4 bits.

- Complémentation : NOT (1011) = (.....)
- Produit logique : (1101) ET (1101) = (.....)
- Somme logique : (1101) OU (1101) = (.....)
- Somme exclusive logique : (1101) Å (1101) = (.....)

- \* L'Unité Arithmétique (**UA**), qui permet d'effectuer des opérations arithmétiques, telle que l'addition et la soustraction sur deux nombres à **n bits** placés en entrée.

**Exemple :** Opérations arithmétiques sur deux nombres de 4 bits.

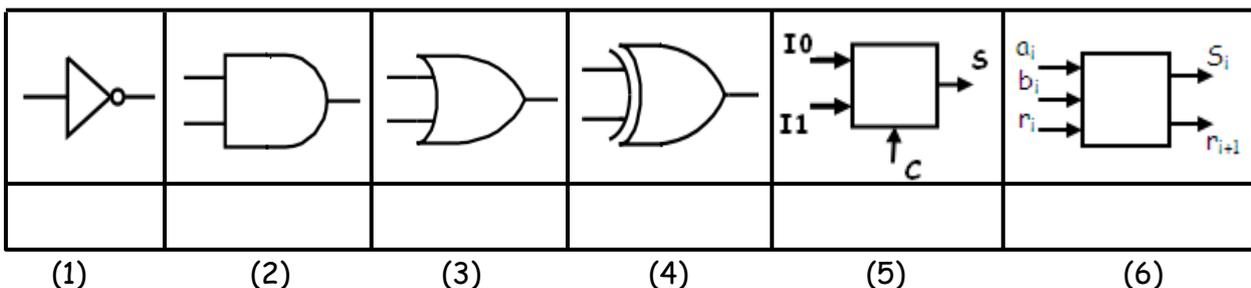
- Addition : (1101) + (1101) = (.....)
- Soustraction: (1101) - (1101) = (.....)

**C-Réalisation des UAL(s) :**

Les **UAL(s)** existent, sous forme de circuits intégrés indépendants, ou intégrées dans d'autres circuits numériques spécialisés tels que les microprocesseurs ou les microcontrôleurs.

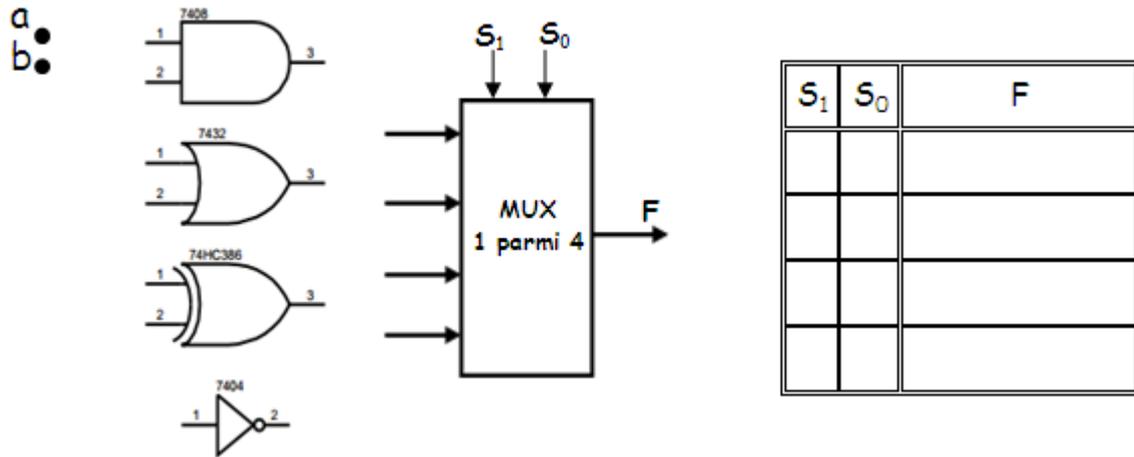
**C-1 Principe :**

Pour construire une **UAL** simple, on peut combiner plusieurs opérateurs de la figure ci-dessous :



**C-2 UL de 1 bit réalisant les opérations AND, OR, NOT et XOR :**

Pour réaliser ce type d'UL, il faut associer les blocs (1), (2), (3), (4) et (5).



**C-3 UA de 1 bit réalisant les opérations soustraction et addition :**

Pour réaliser ce type d'UA, il faut associer les blocs (1), (5) et (6).

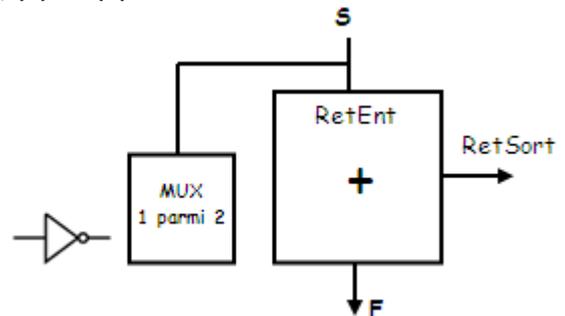
Si  $S=0$  :

$$F = a + b + \text{RetEnt} = a + b + 0 = a + b$$

Si  $S=1$  :

$$F = a + \bar{b} + \text{RetEnt} = a + \bar{b} + 1 = a - b$$

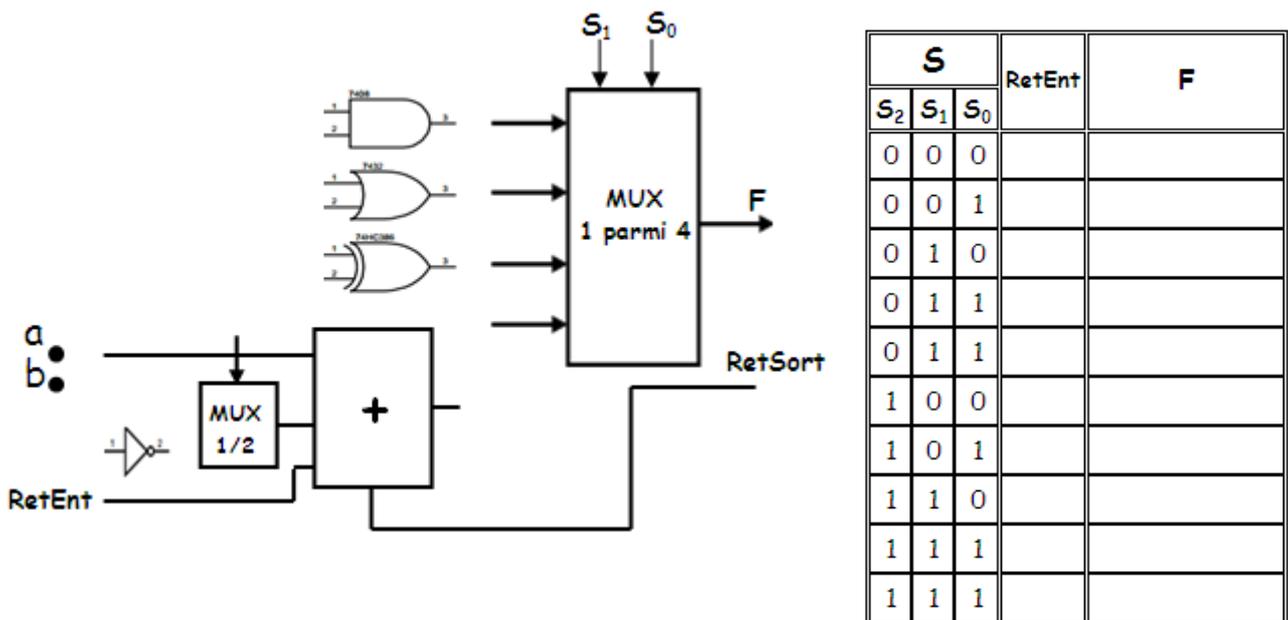
a  
b



**C-4 Activité 1 Page 42 :**

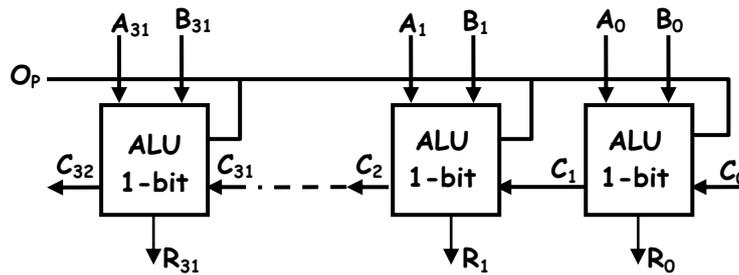
**C-5 UAL de 1 bit :**

Pour obtenir une UAL de un bit, il faut associer les blocs (1), (2), (3), (4), (5) et (6).



**C-6 UAL n bits :**

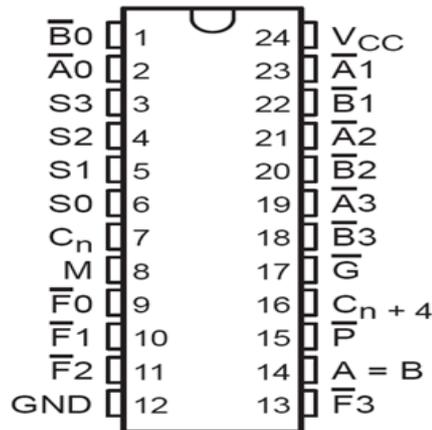
Pour réaliser une UAL n bits, on associe n UAL<sub>(s)</sub> de 1 bit en cascade :



**D- L'UAL en circuits spécialisés :**

Parmi les circuits spécialisés on cite en technologie TTL : **74181-74381** et le **74382**. L'étude se portera sur le **74LS181** ce circuit est une UAL de 4 bits. Elle destiné à être connecté en cascade avec d'autres **74LS181** pour traiter des données de taille supérieure à 4 bits.

**D-1 L'UAL 74LS181 description :**



Pins	Descriptions	N° broches
$A = \overline{A_3} \overline{A_2} \overline{A_1} \overline{A_0}$	Opérandes d'entrées (active au niveau bas)	
$B = \overline{B_3} \overline{B_2} \overline{B_1} \overline{B_0}$		
$S = \overline{S_3} \overline{S_2} \overline{S_1} \overline{S_0}$	Selecteur des fonctions	
M	Entée pour choisir le mode de contrôle	
$C_n$	Retenue d'entrée	
$F = \overline{F_3} \overline{F_2} \overline{F_1} \overline{F_0}$	Sortie répartie sur 4 bits (active au niveau bas)	
A=B	Comparateur de sortie	
$\overline{G}$	Retenue générer à la sortie	
$\overline{P}$	Sortie pour la mise en cascade avec une autre UAL	
$C_{n+4}$	Retenue de sortie de poids le plus fort	
V <sub>cc</sub>	Alimentation	
GND	masse	

D-2 Table de vérité de L'UAL 74LS181 :

Fonction				Données actives au niveau haut		
				M = 1	M = 0	
S3	S2	S1	S0	Opération logique	Cn = 0	Cn = 1
0	0	0	0	$F = \text{non } A$	$F = A$	$F = A + 1$
0	0	0	1	$F = \text{non } (A \text{ ou } B)$	$F = A \text{ ou } B$	$F = (A \text{ ou } B) + 1$
0	0	1	0	$F = (\text{non } A) \text{ et } B$	$F = A \text{ ou } (\text{non } B)$	$F = (A \text{ ou } (\text{non } B)) + 1$
0	0	1	1	$F = 0$	$F = -1(\text{complément à } 2)$	$F = 0$
0	1	0	0	$F = \text{non } (A \text{ et } B)$	$F = A + (A \text{ et } (\text{non } B))$	$F = A + (A \text{ et } (\text{non } B)) + 1$
0	1	0	1	$F = \text{non } B$	$F = (A \text{ ou } B) + (A \text{ et } (\text{non } B))$	$F = (A \text{ ou } B) + (A \text{ et } (\text{non } B)) + 1$
0	1	1	0	$F = A \text{ xor } B$	$F = A - B - 1$	$F = A - B$
0	1	1	1	$F = A \text{ ou } (\text{non } B)$	$F = A \text{ et } (\text{non } B) - 1$	$F = A \text{ et } (\text{non } B)$
1	0	0	0	$F = (\text{non } A) \text{ ou } B$	$F = A + (A \text{ et } B)$	$F = (A + (A \text{ et } B)) + 1$
1	0	0	1	$F = \text{non } (A \text{ xor } B)$	$F = A + B$	$F = A + B + 1$
1	0	1	0	$F = B$	$F = (A \text{ ou } (\text{non } B)) + (A \text{ et } B)$	$F = (A \text{ ou } (\text{non } B)) + (A \text{ et } B) + 1$
1	0	1	1	$F = A \text{ et } B$	$F = (A \text{ et } B) - 1$	$F = A \text{ et } B$
1	1	0	0	$F = 1$	$F = A + A$	$F = A + A + 1$
1	1	0	1	$F = A \text{ ou } (\text{non } B)$	$F = (A \text{ ou } B) + A$	$F = (A \text{ ou } B) + A + 1$
1	1	1	0	$F = A \text{ ou } B$	$F = (A \text{ ou } (\text{non } B)) + A$	$F = (A \text{ ou } (\text{non } B)) + A + 1$
1	1	1	1	$F = A$	$F = A - 1$	$F = A$

D-3 Activité 2 Page 44 et 45 :

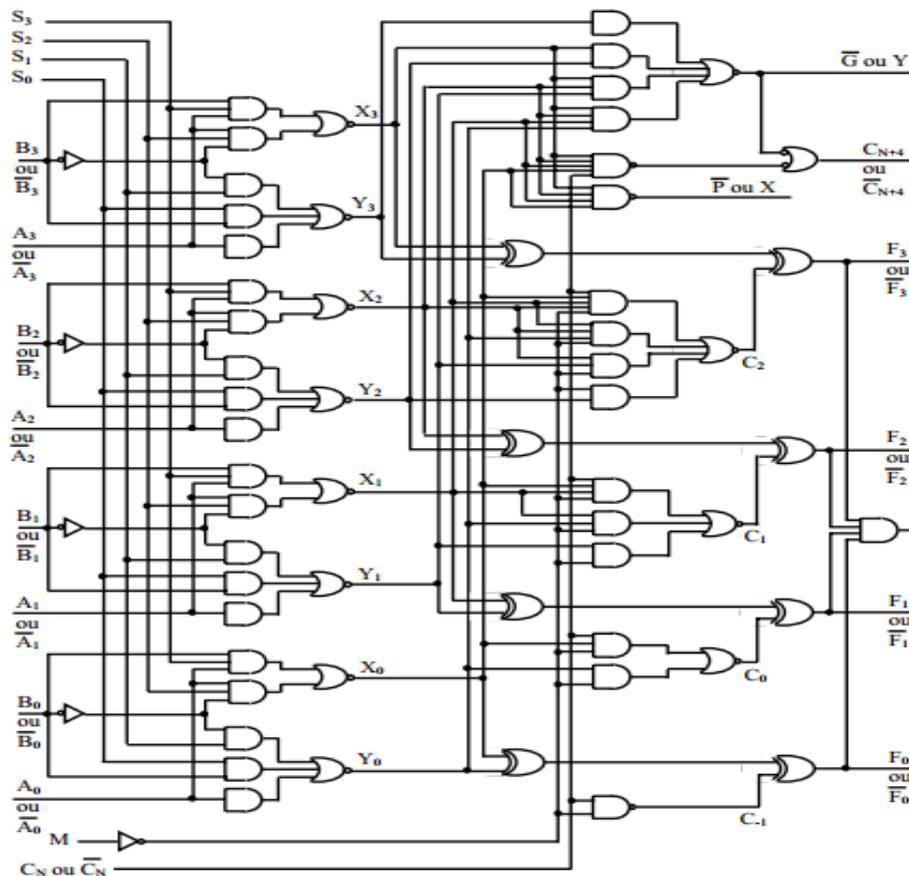


Schéma interne de l'UAL 74181